

31-2
(19)日本国特許庁 (JP)

(12) 特許公報 (B2)

(11)特許番号

特許第3144199号
(P3144199)

(45)発行日 平成13年3月12日 (2001.3.12)

(24)登録日 平成13年1月5日 (2001.1.5)

(51)Int.Cl.
G 0 1 R 31/28

識別記号

F I
G 0 1 R 31/28

M

請求項の数2(全4頁)

(21)出願番号 特願平5-352797
(22)出願日 平成5年12月29日 (1993.12.29)
(65)公開番号 特開平7-198785
(43)公開日 平成7年8月1日 (1995.8.1)
審査請求日 平成11年2月1日 (1999.2.1)

(73)特許権者 000117744
安藤電気株式会社
東京都大田区蒲田4丁目19番7号
(72)発明者 永田 孝弘
東京都大田区蒲田4丁目19番7号 安藤
電気株式会社内
審査官 尾崎 淳史

(56)参考文献 特開 平6-53791 (JP, A)
特開 昭60-199218 (JP, A)

(58)調査した分野(Int.Cl.⁷, DB名)
G01R 31/28
H03K 5/00 - 5/26

(54)【発明の名称】スキー補正回路

1

(57)【特許請求の範囲】

【請求項1】 反転入出力端子と非反転入出力端子を備え、パターン信号を入力する第1の差動増幅器(I)と、第1の差動増幅器(I)の一方の出力を一方の入力端子に並列に入力する複数の差動増幅器と、前記複数の差動増幅器の反転出力と非反転出力を入力とし、前記複数の差動増幅器の出力の1出力を選択して出力する選択回路(9)を備え、第1の差動増幅器(I)の前記一方の出力に終端抵抗(7)を接続するとともに、第1の差動増幅器(I)の他の一方の出力は、複数の抵抗を直列に接続したものを終端抵抗とし、それぞれの終端抵抗を介して前記複数の差動増幅器の他の一方の入力端子に並列に入力する事を特徴とするスキー補正回路。
【請求項2】 第1の差動増幅器(I)の出力端子からみた

2

前記他の方の出力側の複数の抵抗で形成される終端回路は、第1の差動増幅器(I)の出力端子からみた一方の出力側の終端抵抗(7)の抵抗値及び終端電圧に等価である請求項1に記載のスキー補正回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、パターン信号のタイミングを可変させ、タイミングスキーを補正する回路についてのものである。

【0002】

【従来の技術】次に、従来技術によるスキー補正回路の構成を図2に示す。図2の11と12は差動増幅器、13は終端抵抗、14はD/A変換器である。図2で、差動増幅器11は反転入力端子と非反転入力端子にパターン信号を入力し、例えば非反転出力端子より差動増幅

器2の例えは非反転入力端子に接続するとともに、終端抵抗3に接続する。また、D/A変換器4の出力は差動増幅器2の他の一方の例えは反転入力端子に接続する。

【0003】D/A変換器14は制御端子からの信号により出力電圧を可変させ、差動増幅器2の動作タイミングを変えることにより、差動増幅器2の出力パターンのタイミングを可変させ、タイミングスキーを補正する。なお、図2では、例えは差動増幅器11の非反転出力端子の出力を差動増幅器12の非反転入力端子に入力しているが、それぞれ他の一方の反転側に接続しても良い。

【0004】

【発明が解決しようとする課題】例えは、図2に示すように、差動増幅器12の非反転入力側にパターンを入力し、差動増幅器12の反転入力側に入力する電圧レベルを可変させて、動作タイミングを変化させる回路の場合、電圧レベルを可変させるために、D/A変換器を利用しており、ロジック回路だけでは実現する事はできなかった。この発明は、D/A変換器を使用せず、ロジック回路のみで構成するスキー補正回路の提供を目的とする。

【0005】

【課題を解決するための手段】この目的を達成するためには、この発明は、反転出力端子と非反転出力端子を備え、パターン信号を入力する第1の差動増幅器と、第1の差動増幅器1の一方の出力を一方の入力端子に並列に入力する複数の差動増幅器と、複数の差動増幅器の反転出力と非反転出力を入力とし、複数の差動増幅器の出力の1出力を選択して出力する選択回路9を備え、第1の差動増幅器の一方の出力に終端抵抗7を接続するとともに、第1の差動増幅器1の他の一方の出力は、複数の抵抗を直列に接続したものを終端抵抗とし、それぞれの終端抵抗を介して複数の差動増幅器の他の一方の入力端子に並列に入力する。また、第1の差動増幅器1の出力端子からみた他の一方の出力側の複数の抵抗で形成される終端回路は、第1の差動増幅器1の出力端子からみた一方の出力側の終端抵抗7の抵抗値及び終端電圧に等価である。

【0006】

【作用】次に、この発明によるスキー補正回路の構成を図1に示す。図1の1～6は差動増幅器、2は終端抵抗、8A～8Fは終端抵抗、9は選択回路である。図1で、差動増幅器1の非反転出力端子は、差動増幅器2～6の非反転入力端子に並列に接続されるとともに、終端抵抗7に接続されており、差動増幅器2～6の非反転入力端子には、差動増幅器1の非反転出力波形がそのまま印加される。

【0007】差動増幅器1の反転出力端子は、差動増幅器4の反転入力端子に直接接続するとともに、差動増幅器2の反転入力端子には、終端抵抗8B・8Cを介して

接続される。また、差動増幅器3の反転入力端子には、終端抵抗8Cを介して接続し、差動増幅器5の反転入力端子には、終端抵抗8Dを介して接続され、差動増幅器6の反転入力端子には、終端抵抗8D・8Eを介して接続する。

【0008】すなわち、差動増幅器4の反転入力端子には、差動増幅器1の反転出力波形がそのまま印加されるが、差動増幅器2・3の反転入力端子には、差動増幅器1の反転出力電圧レベルより、(終端抵抗×その抵抗を流れる電流)分だけ上にシフトした電圧レベルの波形が印加され、差動増幅器5・6の反転入力端子には、差動増幅器1の反転出力電圧レベルより(終端抵抗×その抵抗を流れる電流)分だけ下にシフトした電圧レベルの波形が印加される。

【0009】次に、差動増幅器2～6の各入力波形を図3に示す。図3のアは差動増幅器2～6の非反転入力端子の入力波形であり、差動増幅器1の非反転出力の波形である。図3のイ～カは差動増幅器2～6の反転入力波形である。

【0010】図3イは図1の差動増幅器2の反転入力の波形であり、電圧レベルが一番高いので、図3アの非反転入力波形と一番遅く交差するために、差動増幅器2の非反転出力波形の立上りエッジは一番遅いタイミングで出力される。図3カは図1の差動増幅器6の反転入力波形であり、電圧レベルがいちばん低いので、非反転入力波形と一番速く交差するために、差動増幅器6の非反転出力波形の立上りエッジは、一番速いタイミングで出力されることになる。

【0011】この時、差動増幅器1の出力端子からみた反転出力側の終端抵抗8A～8Fで形成される終端回路は、非反転出力側の終端抵抗7の抵抗値及び終端電圧に等価になるような値を選ぶ。

【0012】差動増幅器2～6の非反転出力端子及び反転出力端子は選択回路9に入力し、制御端子に入力する制御信号の状態により、いずれか1つを選択して出力する事により、差動増幅器2～6の必要なタイミングの波形を選択して出力し、スキーを補正する。

【0013】例えは図1で、終端抵抗7を50Ω、終端抵抗8Aを72Ω、終端抵抗8B～8Eをそれぞれ5Ω、終端抵抗8Fを120Ωとすると、差動増幅器1からみた反転出力側の終端抵抗は、GNDに対し82Ωでプルアップ、-5.2Vに対し130Ωでプルダウンとなり、非反転出力端子の終端抵抗と同じように-2Vに50Ωの終端抵抗を接続したものと等価となる。

【0014】次に、差動増幅器2～6の非反転出力波形を図4のキ～サに示す。図3で、差動増幅器2～6の反転入力波形の電圧レベルがそれぞれシフトするので、差動増幅器2～6の非反転波形と反転波形が交差し、出力する時間が変化する。

【0015】図4のキは、図3のアとイが交差して出力

された差動増幅器2の非反転出力波形であり、図4のサは図3のアと力の波形が交差して出力された差動増幅器6の非反転出力波形である。差動増幅器2～6の非反転出力波形は図4のキ～サの順に早く出力される。なお、図1で、差動増幅器1の出力を入力する差動増幅器は5つ使用しているが、必要に応じて増減しても良い。

【0016】

【発明の効果】この発明によれば、第1の差動増幅器の出力を入力する複数の差動増幅器を備え、第1の差動増幅器の一方の出力は複数の差動増幅器の一方の入力端子に並列に接続し、第1の差動増幅器の他の方の出力には、複数の抵抗を直列に接続したものを終端抵抗とし、それぞれの終端抵抗間にそれぞれの複数の差動増幅器の他の方の入力端子と接続しているので、複数の差動増幅器の出力タイミングをそれぞれずらすことができ、選択回路により選択して出力することにより、動作タイミングを変化させるスキー補正回路をロジック回路だけ*

*で構成させることができる。

【図面の簡単な説明】

【図1】この発明によるスキー補正回路の構成図である。

【図2】従来技術によるスキー補正回路の構成図である。

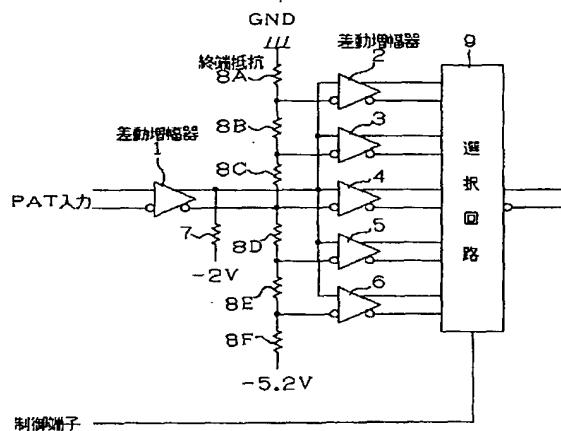
【図3】差動増幅器2～6の各入力波形である。

【図4】差動増幅器2～6の非反転出力波形である。

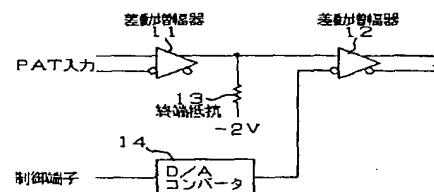
【符号の説明】

- 1～6 差動増幅器
- 7 終端抵抗
- 8A～8F 終端抵抗
- 9 選択回路
- 11・12 差動増幅器
- 13 終端抵抗
- 14 D/A変換器

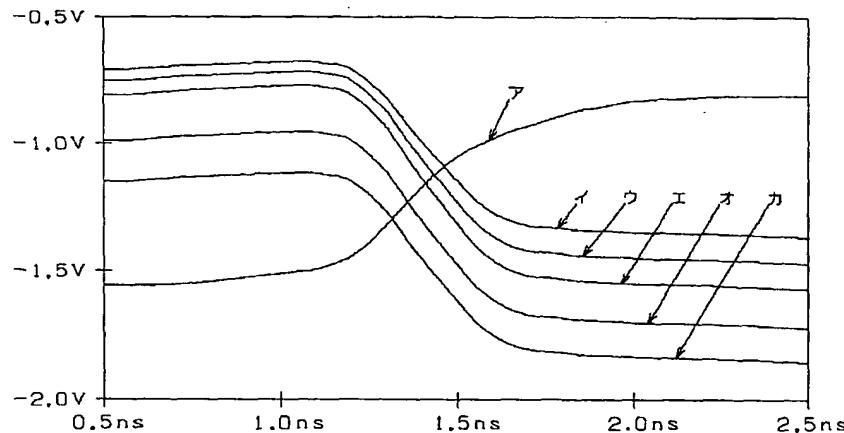
【図1】



【図2】



【図3】



【図4】

